UNITED STATES PATENT AND ADEMARK OFFICE

Applicant:

Mikio TANAKA, et al.

Examiner:

Unassigned

Serial No.:

Unassigned

Group Art Unit: Unassigned

Filed:

Herewith

Docket:

14457

For:

MEMORY LSI FAILURE ANALYSIS Dated:

March 28, 2001

APPARATUS AND ANALYSIS

METHOD THEREOF

Washington, DC 20231

Assistant Commissioner for Patents

CLAIM OF PRIORITY

Sir:

Applicants in the above-identified application hereby claim the right of priority in connection with Title 35 U.S.C. §119 and in support thereof, herewith submits a certified copy of Japanese Patent Application 2000-106134, filed on April 7, 2000.

Respectfully submitted,

Paul J. Esatto. Jr.

Registration No. 30,749

Scully, Scott, Murphy & Presser 400 Garden City Plaza Garden City, NY 11530 (516) 742-4343 PJE:ahs

CERTIFICATE OF MAILING BY EXPRESS MAIL

Express Mail Mailing Label Number:

EL835917815US

Date of Deposit:

March 28, 2001

I hereby certify that this correspondence is being deposited with the United States Postal Service Express Mail Post Office to Addressee service under 37 C.F.R. §1.10 on the date indicated above and is addressed to the Assistant Commissioner of Patents and Trademarks, Washington, D.C. 20231.

Dated: March 28, 2001

日本国特許庁

PATENT OFFICE JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 Date of Application:

2000年 4月 7日

出 願 番 号 Application Number:

特願2000-106134

出 願 人 Applicant (s):

15

日本電気株式会社

2001年 2月 2日

特 許 庁 長 官 Commissioner, Patent Office





【書類名】

【整理番号】 34700747

【提出日】 平成12年 4月 7日

【あて先】 特許庁長官 殿

【国際特許分類】 G06F 31/28

G06F 11/22

特許願

G11C 29/00

H01L 21/66

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 田中 幹大

【発明者】

【住所又は居所】 東京都港区芝五丁目7番1号 日本電気株式会社内

【氏名】 杉本 正明

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100080816

【弁理士】

【氏名又は名称】 加藤 朝道

【電話番号】 045-476-1131

【手数料の表示】

【予納台帳番号】 030362

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9304371

【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 メモリLSI不良解析装置および解析方法

【特許請求の範囲】

【請求項1】

解析対象であるメモリLSIに対して電気的な試験を行なうメモリテストシステムを具備するメモリLSI不良解析装置であって、

前記メモリLSIを試験する試験手段と、

前記試験手段より出力される不良ビットのデータを読込み、解析計算機の記憶 部に保持するデータ読み出し手段と、

2つの不良データ間のアドレス差を算出するアドレス差算出手段と、

前記アドレス差をもとにアドレス差のヒストグラムを作成するアドレス差ヒストグラム作成手段と、

前記アドレス差ヒストグラムをもとにアドレス差の因数fに対する期待値関数T (f)を算出する期待値関数算出手段と、

前記期待値関数より不良分布に含まれる規則性不良の混合率を算出する規則性 不良混合率算出手段と、

を有する、ことを特徴とするメモリLSI不良解析装置。

【請求項2】

請求項1に記載のメモリLSI不良解析装置であって、

前記規則性不良混合率算出手段が、すべての因数 f についての混合率を求める 規則性不良混合率関数算出手段よりなる、ことを特徴とするメモリLSI不良解 析装置。

【請求項3】

請求項2に記載のメモリLSI不良解析装置において、

より正確な混合率を算出するためのベースライン補正手段と、

前記ベースライン補正手段で補正したベースラインに応じた規則性不良混合率 関数を算出する規則性不良混合率関数算出手段と、

を有する、ことを特徴とするメモリLSI不良解析装置。

【請求項4】

前記期待値関数算出手段が、前記アドレス差ヒストグラムをもとに、アドレス 差の因数 f に関する期待値関数T(f) を、

 $T(f) = f \sum m(f) / (N-ux)$

なる算出式(ただし、∑m(f)はアドレス差がfを因数に持つような不良ビットの組合せ数、Nは不良ビットの総組合せ数、uxはアドレス差が0となるような不良ビットの組合せ数である)にて求める、ことを特徴とする請求項1乃至3のいずれか一に記載のメモリLSI不良解析装置。

【請求項5】

請求項1に記載のメモリLSI不良解析装置において、

前記規則性不良混合率算出手段が、

期待値関数T(f)の最大値Tmaxを求める手段と、

前記期待値関数T(f)が最大値Tmaxをとるときの因数fの値fmaxを求める手段と

前記最大値Tmaxが1よりも大きいか否かを判定し、1よりも大きい場合「規則性分布」、1以下である場合に「不規則分布」と判定する手段と、

規則性分布の場合には、

規則性不良混合率 = √ {(Tmax-1)/(fmax-1)}

なる算出式により混合率を求める手段と、

を有する、ことを特徴とするメモリLSI不良解析装置。

【請求項6】

請求項2に記載のメモリLSI不良解析装置において、

前記規則性不良混合率関数算出手段が、

因数 f を選択し該因数 f に対する期待値関数T(f)の値を求める手段と、

前記期待値関数T(f)の値が1を超えているか否か判定し、期待値関数T(f)の値が1を超えている場合には、不良分布に周期fの規則性があるものとして、

規則性不良混合率関数MR(f) = $\sqrt{\{(T(f)-1)/(f-1)\}}$

なる算出式により、規則性不良混合率関数MR(f)の値を求める手段と、

前記期待値関数T(f)の値が1以下の場合は、不良分布に周期fの規則性はない ものとして、規則性不良混合率関数MR(f)の値をOとする手段と、 すべての因数 f について前記規則性不良混合率関数MR(f)を求めるように制御する手段と、

を有する、ことを特徴とするメモリLSI不良解析装置。

【請求項7】

請求項6に記載のメモリLSI不良解析装置において、

前記ベースライン補正手段が、前記規則性不良混合率関数MR(f)の算出の際のベースラインの補正を行ない、

前記補正に基づいて規則性不良混合率関数MR(f)を算出する前記規則性不良混合率関数算出手段が、

総不良数nを求める不良数算出手段と、

因数fを選択し、前記因数fに対する期待値関数T(f)の値を求める手段と、

前記期待値関数T(f)が(n-f)/(n-1)以上であり、かつ不良数nが因数f以上であるか否かを判定する手段と、

T(f)>(n-f)/(n-1)、かつ、n>f なる条件を満たす場合には、不良分布に周期 f の規則性があるものとし、

規則性不良混合率関数 $MR(f)=\sqrt{\{((n-1)T(f)-n+f)/(n(f-1))\}}$

なる算出式により、規則性不良混合率関数MR(f)の値を求める手段と、

前記条件をみたさない場合には不良分布に周期 f の規則性はないものと判定し 、規則性不良混合率関数MR(f)を O とする手段と、

すべての因数 f について前記規則性不良混合率関数MR(f)を求めるように制御する手段と、

を有する、ことを特徴とするメモリLSI不良解析装置。

【請求項8】

請求項7に記載のメモリLSI不良解析装置において、

前記ベースライン補正手段が、不良個数nについて、不規則不良に対する期待値関数を求めるにあたり、アドレス差の間隔がfの倍数であるような不良ペアの数k(2n-fk-f)/2(ただし、kはn/fを越えない最大の整数)と、不良ペアの組み合わせ数n(n-1)/2とから、

周期fの規則性不良割合P(f) = k(2n-fk-f)/n (n-1)

を求め、

期待値関数T(f) = fk(2n-fk-f)/n(n-1)

を算出し、期待値関数T(f)を、因数fについて不良個数nとの関係に基づき、補正する、ことを特徴とするメモリLSI不良解析装置。

【請求項9】

メモリLSIを試験する第1のステップと、

前記第1のステップにおいて試験された結果得られる不良ビットのデータを読込み、解析計算機の記憶部に保持する第2のステップと、

2つの不良データ間のアドレス差を算出する第3のステップと、

前記アドレス差をもとにアドレス差のヒストグラムを作成する第4のステップと、

前記アドレス差ヒストグラムをもとにアドレス差の因数fに対する期待値関数T (f)を算出する第5のステップと、

前記期待値関数より不良分布の規則性不良混合率を算出する第6のステップと

を含む、ことを特徴とするメモリLSI不良解析方法。

【請求項10】

請求項9に記載のメモリLSI不良解析方法であって、

前記第6のステップが、すべての因数fについて規則性不良混合率を求める第7のステップを有する、ことを特徴とするメモリLSI不良解析方法。

【請求項11】

請求項10に記載のメモリLSI不良解析方法に加えて、

ベースラインの補正を行う第8のステップと、

前記ベースラインに基づいて規則性不良混合率関数を算出する第9のステップ と、

を含む、ことを特徴とするメモリLSI不良解析方法。

【請求項12】

前記第5のステップにおいて、前記アドレス差ヒストグラムをもとに、アドレス差の因数 f に関する期待値関数T(f)を、

 $T(f) = f \sum m(f) / (N-ux)$

なる算出式(ただし、Σm(f)はアドレス差がfを因数に持つような不良ビットの組合せ数、Nは不良ビットの総組合せ数、uxはアドレス差がOとなるような不良ビットの組合せ数である)にて、求める、ことを特徴とする請求項9乃至11のいずれか一に記載のメモリLSI不良解析方法。

【請求項13】

前記第6のステップが、

- (a)アドレス差の因数 f に関する期待値関数T(f)の最大値Tmaxを求めるステップと、
- (b) 前記期待値関数T(f)が最大値Tmaxをとるときの因数fの値fmaxを求めるステップと、
 - (c) 最大値Tmaxが1よりも大きいか否かを判定するるステップと、
- (d)最大値Tmaxが1よりも大きければ「規則性分布」、1以下であれば「不規則分布」と判定するステップと、
 - (e)規則性分布の場合には、

規則性不良混合率=√{(Tmax-1)/(fmax-1)} なる算出式により、混合率を求めるステップと、

を含む、ことを特徴とする請求項9記載のメモリLSI不良解析方法。

【請求項14】

前記第7のステップが、

- (a) 因数 f を選択し、前記因数 f に対する期待値関数T(f)の値を求めるステップと、
 - (b)期待値関数T(f)の値が1を超えているか否かを判定するステップと、
- (c)期待値関数T(f)の値が1を超えている場合には、不良分布に周期fの規 則性があるものと判定し、

規則性不良混合率関数MR(f) = $\sqrt{\{(T(f)-1)/(f-1)\}}$

なる算出式により、規則性不良混合率関数MR(f)の値を求めるステップと、

(d) 期待値関数T(f)の値が1以下の場合には、不良分布に周期fの規則性はないものと判定し、規則性不良混合率関数MR(f)=0とするステップと、

(e) すべての因数 f について規則性不良混合率関数MR(f)を求めたかチェックし、完了している場合には処理を終了し、そうでない場合には、前記ステップ(a) の処理に戻るステップと、

を含む、ことを特徴とする請求項10記載のメモリLSI不良解析方法。

【請求項15】

前記第9のステップが、

- (a)総不良数 n を求めるステップと、
- (b) 因数 f を選択するステップと、
- (c) 前記因数 f に対する期待値関数T(f)の値を求め、その値が(n-f)/(n-1)以上であり、かつ不良数 n が因数 f 以上であるか否かを判定するステップと、
- (d) T(f)>(n-f)/(n-1)、かつ、n>f なる条件満たす場合には、不良分布 に周期 f の規則性があるものと判定し、

規則性不良混合率関数 $MR(f)=\sqrt{\{((n-1)T(f)-n+f)/(n(f-1))\}}$

なる算出式により、規則性不良混合率関数MR(f)の値を求めるステップと、

- (e)前記条件を満たさない場合には、不良分布に周期 f の規則性はないものと判定し、規則性不良混合率関数MR(f)=0 とするステップと、
- (f) すべての因数 f について規則性不良混合率関数MR(f)を求めたかチェックし、完了している場合には処理を終了し、そうでない場合には前記ステップ(b) に戻るステップと、

を含む、ことを特徴とする請求項11記載のメモリLSI不良解析方法。

【請求項16】

請求項11に記載のメモリLSI不良解析方法において、

ベースラインの補正を行う第8のステップが、不良個数nについて、不規則不良に対する期待値関数を求めるにあたり、アドレス差の間隔がfの倍数であるような不良ペアの数k(2n-fk-f)/2(ただし、k k in/f を越えない最大の整数)と、不良ペアの組み合わせ数n(n-1)/2とから、

周期fの規則性不良割合P(f) = k(2n-fk-f)/n (n-1)

を求め、

期待値関数T(f) = fP(f) = fk(2n-fk-f)/n(n-1)

を算出し、期待値関数T(f)を、因数 f について不良個数 n との関係に基づき、ベースラインの補正を行う、ことを特徴とするメモリLSI不良解析方法。

【請求項17】

解析対象であるメモリLSIに対して電気的な試験を行なうメモリテストシステムを具備するメモリLSI不良解析装置であって、

メモリLSIの試験の結果得られる不良ビットのデータを読込み、記憶部に保持する第1の処理と、

2つの不良データ間のアドレス差を算出する第2の処理と、

前記アドレス差をもとにアドレス差のヒストグラムを作成する第3の処理と、 前記アドレス差ヒストグラムをもとにアドレス差の因数fに対する期待値関数T (f)を算出する第4の処理と、

前記期待値関数より不良分布の規則性不良混合率を算出する第5の処理と、 の前記第1乃至第5の処理をメモリLSI不良解析装置を構成するコンピュータで実行するためのプログラムを記録した記録媒体。

【請求項18】

請求項17に記載の記録媒体において、

前記第5の処理が、すべての因数 f について規則性不良混合率を求める第6の 処理を含み、前記第6の処理をメモリLSI不良解析装置を構成するコンピュー タで実行するためのプログラムを記録した記録媒体。

【請求項19】

請求項18に記載の記録媒体において、

ベースラインの補正を行う第7の処理と、

前記ベースラインに基づいて規則性不良混合率関数を算出する第8の処理と、 の前記処理をメモリLSI不良解析装置を構成するコンピュータで実行するためのプログラムを記録した記録媒体。

【請求項20】

請求項17に記載の記録媒体において、

前記第4の処理が、前記アドレス差ヒストグラムをもとに、アドレス差の因数 f に関する期待値関数T(f)を、

 $T(f) = f \sum m(f) / (N-ux)$

なる算出式(ただし、Σm(f)は、アドレス差がfを因数に持つような不良ビットの組合せ数、Nは不良ビットの総組合せ数、uxはアドレス差がOとなるような不良ビットの組合せ数である)にて求め、

前記期待値関数算出処理を、メモリLSI不良解析装置を構成するコンピュータで実行するためのプログラムを記録した記録媒体。

【請求項21】

請求項17に記載の記録媒体において、

前記第5の処理が、

- (a) アドレス差の因数 f に関する期待値関数T(f)の最大値Tmaxを求める処理と、
- (b) 期待値関数T(f)が最大値Tmaxをとるときの因数fの値fmaxを求める処理と、
 - (c) 最大値Tmaxが1よりも大きいか否かを判定する処理と、
- (d)最大値Tmaxが1よりも大きければ「規則性分布」、1以下であれば「不規則分布」と判定する処理と、
 - (e) 規則性分布の場合には、

規則性不良混合率= $\sqrt{\{(Tmax-1)/(fmax-1)\}}$

なる算出式により、混合率を求める処理と、

を含み、前記処理(a)乃至(e)をメモリLSI不良解析装置を構成するコンピュータで実行するためのプログラムを記録した記録媒体。

【請求項22】

請求項18に記載の記録媒体において、

前記第6の処理が、

- (a)因数fを選択し、前記fに対する期待値関数T(f)の値を求める処理と、
- (b) 期待値関数T(f)の値が1を超えているか否かを判定する処理と、
- (c)期待値関数T(f)の値が1を超えている場合には、不良分布に周期fの規則性があると判定し、

規則性不良混合率関数MR(f) = $\sqrt{\{(T(f)-1)/(f-1)\}}$

なる算出式により、規則性不良混合率関数MR(f)の値を求める処理と、

- (d) 期待値関数T(f)の値が1以下の場合には、不良分布に周期fの規則性はないもの、と判定し、規則性不良混合率関数MR(f) = 0とする処理と、
- (e) すべての因数 f について規則性不良混合率関数MR(f)を求めたかチェックし、完了している場合は処理を終了し、そうでない場合には、前記(a)の処理に戻る処理と、

を含み、前記処理(a)乃至(e)をメモリLSI不良解析装置を構成するコンピュータで実行するためのプログラムを記録した記録媒体。

【請求項23】

請求項18に記載の記録媒体において、

前記第8の処理が、

- (a)総不良数nを求める処理と、
- (b) 因数fを選択する処理と、
- (c) 前記因数 f に対する期待値関数T(f)の値を求め、その値が(n-f)/(n-1)以上であり、かつ、不良数nが因数 f 以上であるか否かを判定する処理と、
- (d) T(f)>(n-f)/(n-1)、かつ、n>f なる条件を満たす場合には、不良分布に周期 f の規則性があるものと判定し、

規則性不良混合率関数 $MR(f)=\sqrt{\{((n-1)T(f)-n+f)/(n(f-1))\}}$

なる算出式により、規則性不良混合率関数MR(f)の値を求める処理と、

- (e) 前記条件をみたさない場合には、不良分布に周期 f の規則性はないものと判定し、規則性不良混合率関数MR(f) = 0 とする処理と、
- (f) すべての因数 f について規則性不良混合率関数MR(f)を求めたかチェックし、完了している場合は処理を終了し、そうでない場合は、前記ステップ(b) に戻る処理と、

を含み、前記処理(a)乃至(f)をメモリLSI不良解析装置を構成するコンピュータで実行するためのプログラムを記録した記録媒体。

【請求項24】

請求項19に記載の記録媒体において、

ベースラインの補正を行う第7の処理が、不良個数nについて、不規則不良に

対する期待値関数を求めるにあたり、アドレス差の間隔が f の倍数であるような不良ペアの数k(2n-fk-f)/2 (ただし、k tin/f を越えない最大の整数)と、不良ペアの組み合わせ数n(n-1)/2とから、

周期fの規則性不良割合P(f) = k(2n-fk-f)/n (n-1)

を求め、

期待値関数T(f) = fP(f) = fk(2n-fk-f)/n(n-1)

を算出し、期待値関数T(f)を、因数 f について不良個数 n との関係に基づき、ベースラインの補正を行う処理を、メモリLSI不良解析装置を構成するコンピュータで実行するためのプログラムを記録した記録媒体。

【発明の詳細な説明】

[0001]

【発明の属する技術分野】

本発明は、半導体応用装置の不良解析装置に関し、特に、メモリLSIの不良 解析装置に関する。

[0002]

【従来の技術】

従来のLSI不良解析装置について以下に説明する。不良原因解明および歩留まり向上を目的とするメモリLSI不良解析装置としては例えば、特開平07-072206号公報には、プロセス技術者と回路技術者とレイアウト技術者のノウハウをパーソナルコンピュータ上に実装したエキスパートシステムが提案されている。

[0003]

さらに、特願平11-001680号および特願平11-130709号(本願出願時未公開)、特願平10-185788号、特願平10-365553号等には、各不良ビットの間隔の約数の種類とその頻度を解析することにより、欠陥が設計に起因するものか否かを区別する装置構成が提案されている。

[0004]

なお特開平11-306793号公報には、フェイルビットマップの解析方法 として、不良ビットマップをウエーブレット変換し、X方向ハイパス、Y方向ロ ーパス情報XH(i, j)を各iについてY方向に積算してヒストグラムを作り、その積算値がOでないアドレスiから不良アドレスXを求め、その積算値の絶対値から、不良数を求めてそれぞれ出力する不良解析方法が提案されている。

[0005]

【発明が解決しようとする課題】

メモリLSIの大容量化および高密度化のスピードはますます増加傾向にあり、今後は、256メガビットあるいは1ギガビット以上のダイナミックランダムアクセスメモリ(DRAM)の不良解析に対応していく必要がある。加えて、ウエハサイズも300mmに大口径化していくことは確実であり、その場合、解析すべきチップ数および不良数の数は飛躍的に増加することになる。

[0006]

これらの問題を解決するため、

特願平10-185788号には、分散処理による不良解析、

特願平10-365553号では、領域分割による不良解析、

特願平11-130709号では、不良解析アルゴリズム、

の高速化技術がそれぞれ提案されている。

[0007]

不良数の増大は、解析負荷の増大のみならず、LSI不良解析を行なった結果 出力される解析結果も膨大な量になり、これらすべてを人手で確認し不良原因を 推定する作業が困難になる、ことを意味している。

[0008]

たとえば、量産ラインにおいて歩留まり低下予測のためのモニタリング装置として運用することを考えた場合、人手による解析結果の確認作業を行なっていては到底間に合わないので、不良解析装置自体が解析結果を解釈しアラームを出す必要がある。

[0009]

したがって、今後のLSI不良解析装置には、解析能力の向上はもちろんであるが、解析結果を装置自身が自動的に解釈できる機能が求められる。

[0010]

これに対して、従来の不良解析装置には、解析結果を自動解釈する機能を備えているものは皆無である。

[0011]

また、特願平11-001680号に記載された装置は、不良ビット間のアドレス差を解析し、不良分布の規則性の有無を判定するものであるが、この装置の出力結果は、期待値関数の値である。LSI不良解析装置を前述のモニタリング装置として使用する場合、規則性不良の割合があらかじめ設定しておいたしきい値を超えたとき、アラームで知らせるといった運用が考えられるが、特願平11-001680号の装置が出力する期待値関数は、規則性不良の割合が同じであっても、因数fにつれて値が大きくなるという性質があることから、このような運用には適さない。

[0012]

したがって本発明は、上記問題点に鑑みてなされたものであって、その主たる目的は、メモリLSIの不良解析装置を歩留まり低下予測等を行うモニタリング装置として運用を行なう際に、得られた解析結果を自動的に解釈し、規則性分布の周期およびその規則性不良の混合率を算出することで、人手による解析結果解釈の時間の短縮を図る装置、方法、並びにプログラムを記録した記録媒体を提供することにある。これ以外の本発明の目的、特徴、利点等は下記の実施の形態の記載から当業者には直ちに明らかとされよう。

[0013]

【課題を解決するための手段】

前記目的を達成する本発明は、LSIを試験する試験手段と、前記試験手段より出力される不良ビットのデータを読込み、解析計算機のメモリ上に保持するデータ読み出し手段と、2つの不良データ間のアドレス差を算出するアドレス差算出手段と、前記アドレス差をもとにアドレス差のヒストグラムを作成するアドレス差ヒストグラム作成手段と、前記アドレス差ヒストグラムをもとに因数fに対する期待値関数T(f)を算出する期待値関数算出手段と、前記期待値関数より不良分布に含まれる規則性不良の混合率を算出する規則性不良混合率算出手段とを有している。

[0014]

本発明は、すべての因数 f に対して規則性不良混合率関数を求める規則性不良 混合率関数算出手段とを有している。

[0015]

本発明は、ベースラインを補正する手段を有し、上記ベースラインに基づいて 規則性不良混合率関数を求める規則性不良混合率関数算出手段を有している。

[0016]

【発明の実施の形態】

本発明の実施の形態について以下に説明する。本発明の一実施の形態において、解析対象であるメモリLSIに対して電気的な試験を行なうメモリテストシステムを具備するメモリLSI不良解析装置は、メモリLSIを試験する試験手段(11)と、試験手段より出力される不良ビットのデータを読込み、記憶部に保持するデータ読み出し手段(12)と、2つの不良データ間のアドレス差を算出するアドレス差算出手段(13)と、前記アドレス差をもとにアドレス差のヒストグラムを作成するアドレス差ヒストグラム作成手段(14)と、前記アドレス差ヒストグラムを作成するアドレス差に対する期待値関数T(f)を算出する期待値関数算出手段(15)と、前記期待値関数より不良分布に含まれる規則性不良の混合率を算出する規則性不良混合率算出手段(16)と、を備えている。

[0017]

より詳細には、規則性不良混合率算出手段(16)において、図5を参照すると、

- (a) まず因数 f に関する期待値関数T(f)の最大値Tmaxを求め、
- (b) 最大値Tmaxをとるときのfの値fmaxを求め、
- (c)最大値Tmaxが1よりも大きいか否かを判定し、
- (d) 1より大きければ「規則性分布」、1以下であれば「不規則分布」と判定し、
 - (e)規則性分布の場合には、

規則性不良混合率= $\sqrt{\{(Tmax-1)/(fmax-1)\}}$

の算出式により混合率を求める、

上記各処理が行われる。

[0018]

本発明は、別の実施の形態において、規則性不良混合率算出手段(16) の代わりに、規則性不良混合率関数算出手段(21)を備え、期待値関数T(f)から、規則性不良混合率関数MR(f)を算出する。

[0019]

規則性不良混合率関数算出手段(21)では、図6を参照すると、

- (a) まず因数 f を選択し、その f に対する期待値関数 T(f) の値を求め
- (b) T(f)の値が1を超えているか否かを判定し、
- (c) T(f)の値が1を超えている場合には、不良分布に周期fの規則性がある ものと判定し、

規則性不良混合率関数MR(f)=√{(T(f)-1)/(f-1)}

なる算出式により、MR(f)の値を求め、

- (d) T(f)の値が1以下の場合は、不良分布に周期fの規則性はない、と判定し、規則性不良混合率関数MR(f)=0とし、
- (f)すべての因数 f について規則性不良混合率関数MR(f)を求めたか否かが確認され、完了している場合は一連の処理を終了し、そうでない場合は、上記(a)の処理に戻る。

[0020]

本発明は、さらに別の実施の形態において、より正確な混合率を算出するためのベースライン補正手段(31)と、ベースライン補正手段(31)で補正したベースラインに応じた規則性不良混合率関数を算出する規則性不良混合率関数算出手段(32)と、を備える。

[0021]

規則性不良混合率関数算出手段(32)においては、図7を参照すると、

- (a)不良算出処理で総不良数nを求め、
- (b)次に因数fを選択し、
- (c) その f に対する期待値関数T(f)の値を求め、その値が(n-f)/(n-1)以上で、かつ不良数 n が因数 f 以上であるか否かを判定し、

(d) T(f)>(n-f)/(n-1)、かつ、n>f なる条件を満たす場合は、不良分布に周期 f の規則性があると判定し、

規則性不良混合率関数 $MR(f) = \sqrt{\{((n-1)T(f)-n+f)/(n(f-1))\}}$

なる算出式により、MR(f)の値を求め、

- (e)上記条件をみたさない場合は不良分布に周期fの規則性はないものと判定し、規則性不良混合率関数MR(f)=0とし、
- (f)すべての因数 f について、規則性不良混合率関数MR(f)を求めたか否かが確認され、完了している場合は一連の処理を終了し、そうでない場合は、(b)に戻る。

[0022]

本発明において、データ読み出し手段(12)、アドレス差算出手段(13)、ヒストグラム作成手段(14)、期待値関数算出手段(15)と、規則性不良混合率算出手段(16)、規則性不良混合率関数算出手段(21)、あるいは、ベースライン補正手段(31)と、規則性不良混合率関数算出手段(32)は、メモリ不良解析装置を構成するコンピュータで実行されるプログラムによりその処理・機能を実現することができる。この場合、記録媒体の読み取り装置を備えたコンピュータにおいて、該プログラムを記録した記録媒体(FD(Floppy Disk)、HDD(hard disk drive)、MT、CD(compact disk)ーROM、DVD(digital versatile disk)、半導体メモリ等)を、読み取り装置から、コンピュータに読み出し、あるいは通信媒体から該プログラムをコンピュータにダウンロードし、主記憶にロードして実行することで、本発明のメモリ不良解析装置を実施することができる。

[0023]

【実施例】

本発明の実施例について図面を参照して以下に説明する。図1は、本発明のメモリLSI不良解析装置の第1の実施例の構成を示す図である。図4は、本発明の第1の実施例の処理の流れを示すフローチャートである。

[0024]

図1を参照すると、本発明の第1の実施例において、試験手段11は、解析対

象であるメモリLSIに対して、電気的な試験を行ない、その結果をビットマップデータとして記憶装置に出力する。

[0025]

データ読み出し手段12においては、ビットマップデータの読み出しを行い、 各不良ビットの座標データを、解析計算機のメモリ上に保持する。

[0026]

アドレス差算出手段13においては、読込んだ不良ビットのなかから2つの不良ビットa、bを選択し、そのアドレス差d(a, b)を求める。このアドレス差の算出方法は解析の種類によって異なるが、例えば、Xアドレス解析を行なう場合には、アドレス差は不良ビットa、bのX座標の差の絶対値として求めることができる。すなわち、a、bのX座標をそれぞれa(x)、b(x)とすると、

$$d(a,b) = |a(x)-b(x)| \qquad \cdots (1)$$

となる。

[0027]

Yアドレス解析の場合には、アドレス差は不良ビットa、bのY座標の差の絶対値として求められる。すなわち、a、bのY座標をそれぞれa(y)、b(y)とすると、

$$d(a,b) = |a(y)-b(y)| \qquad \cdots (2)$$

となる。

[0028]

ヒストグラム作成手段14においては、アドレス差dについて、ヒストグラムH(d)を作成するための加算処理を行なう。

[0029]

具体的には、不良ビットa、bに対して、H(d(a,b))を1加算する。

[0030]

アドレス差算出手段13、およびヒストグラム作成手段14の処理をすべての 不良ビットのペアについて行なうことで、最終的にアドレス差ヒストグラムH(d) を得ることができる。

[0031]

期待値関数算出手段15においては、アドレス差ヒストグラムH(d)をもとに、

期待値関数T(f)の算出を行なう。

[0032]

なお、期待値関数T(f)は、以下の式(3)で定義される関数である(特願平11-00 1680参照)。

[0033]

 $T(f) = f \sum m(f) / (N-ux) \qquad \cdots (3)$

[0034]

ただし、

 $\Sigma m(f)$: アドレス差が f を因数に持つような不良ビットの組合せ数、

N:不良ビットの総組合せ数、

ux:アドレス差が0となるような不良ビットの組合せ数、

である。

[0035]

不良ビットの最大アドレス差を、max(d)、不良数をn、カウンタjをとしたとき

N=n(n-1)/2

ux=H(0)

であるから、アドレス差ヒストグラムH(d)から期待値関数T(f)は、以下の式(4)により求められる。

[0036]

 $T(f) = 2f / \{n(n-1) - 2H(0)\} \times \Sigma H(fj)$... (4)

[0037]

ここで、∑H(fj)の加算処理は、j=1からfj≤max(d)となるjに対して行われる

[0038]

規則性不良混合率算出手段 1 6 においては、期待値関数 T(f) をもとに、規則性不良の混合率を算出する。そのために必要となる期待値関数 T(f) と、規則性不良の混合率との関係は、以下のようにして、求めることができる。

[0039]

規則性不良の混合率とは、すなわち「総不良数に対する規則性不良の割合い」 のことであるが、例えば、周期 λ の規則性不良を含む不良データに対する期待値 関数T(f)と規則性不良の混合率の間には、次のような関係がある。

[0040]

図8に示す、周期10の規則性不良を含む不良データA~Eに対して、期待値 関数T(f)を求めた結果は、それぞれ図9乃至図13となる。

[0041]

図8を参照すると、データAは、アドレス座標0~1000まで各座標が不良 ビットであり、1000~50000までは10ごと(すなわち、1010,1020,... ,49990,50000)に不良ビットが存在する不良分布となっている。総不良数は5 900個で、うち4900個が周期10の規則性不良であるから、規則性不良混 合率は、

4900/5900=83.05%

となる。

[0042]

データBは、アドレス座標0~10000まで各座標が不良ビットであり、10000~50000までは10ごと(すなわち、10010,10020,...,49990,50000)に不良ビットが存在する不良分布となっている。総不良数は14000個で、うち4000個が周期10の規則性不良であるから、規則性不良混合率は、4000/14000=28.57%

となる。

[0043]

データCは、アドレス座標0~20000まで各座標が不良ビットであり、20000~50000までは10ごと(すなわち、20010,20020,...,49990,50000)に不良ビットが存在する不良分布となっている。総不良数は23000個でうち3000個が周期10の規則性不良であるから、規則性不良混合率は、

となる。

[0044]

3000/23000=13.04%

データDは、アドレス座標0~30000まで各座標が不良ビットであり、30000~50000までは10ごと(すなわち、30010,30020,...,49990,5000

0) に不良ビットが存在する不良分布となっている。総不良数は32000個で

うち2000個が周期10の規則性不良であるから、規則性不良混合率は、

2000/32000=6.25%

となる。

[0045]

データEは、アドレス座標0~40000まで各座標が不良ビットであり、40000~50000までは10ごと(すなわち、40010,40020,...,49990,500000)に不良ビットが存在する不良分布となっている。総不良数は41000個で

うち1000個が周期10の規則性不良であるから、規則性不良混合率は、

1000/41000=2.44%

となる。

[0046]

これに対して、図9乃至図13の期待値関数T(f)のグラフを見ると、

ピークの高さが、

データAの解析結果である図9では、T(10)=7.207、

データBの解析結果である図10では、T(10)=1.734、

データCの解析結果である図11では、T(10)=1.153、

データDの解析結果である図12では、T(10)=1.035、

データEの解析結果である図13では、T(10)=1.005、

と、次第に低くなっている。

[0047]

さて、期待値関数T(f)は、以下の性質をもつ。

[0048]

(1) 周期 λ の規則性不良のみの不良分布の場合、

T(f) i t, $f = k \lambda (k=1,2,3,...)$

のところにピークをもち、その最大値は、 $f = \lambda$ のとき、 $T(\lambda) = \lambda$ となる。

[0049]

(2) 完全な不規則性不良分布の場合、

すべてのfに対して、T(f)=1となる。

[0050]

上記(1)については、規則性不良混合率100%、

上記(2)については、規則性不良混合率0%

とみなすことができる。

[0051]

したがって、期待値関数T(f)の最大値Tmaxと、期待値関数T(f)が最大値Tmaxを とる因数 f の値fmaxにより、周期fmaxの規則性不良の混合率は、

(Tmax-1)/(fmax-1)

の値を用いて表すことができるものと考えられる。

[0052]

データA〜データEの例では、fmax=10であったから、各データの(T(10)-1)/(10-1)の値と規則性不良数/総不良数の値との関係を調べると、図14に示すグラフのようになる。図14には、(Tmax-1)/(fmax-1)と、規則性不良数/総不良数の関係を示すグラフが示されている。

[0053]

ただし、プロットしたデータは、データA~Eの他にそれぞれ混合率の異なる35個のデータも用いている。

[0054]

図14のグラフから分かるように、各データの(T(10)-1)/(10-1)の値と、規則 性不良数/総不良数の値の間には、2次の関係があることがわかる。

[0055]

そこで、次に、各データの(T(10)-1)/(10-1)の値と(規則性不良数/総不良数)の2乗の値をプロットしたグラフを図15に示す。

[0056]

図15のグラフより、

(T(10)-1)/(10-1)= (規則性不良数/総不良数)の2乗

... (5)

であることがわかる。

[0057]

したがって、期待値関数T(f)の最大値Tmaxと、そのときの f の値fmaxにより、 規則性不良混合率=√{(Tmax-1)/(fmax-1)} …(6) の算出式を得る。

[0058]

以上により、規則性不良混合率算出手段16の処理は、図5のフローチャート により説明することができる。

[0059]

すなわち、まず期待値関数T(f)の最大値Tmaxを求め(ステップ 5 1)、さらに期待値関数T(f)が最大値Tmaxをとるときの因数fの値、fmaxを求める(ステップ 5 2)。

[0060]

次に、Tmaxが1より大きいかどうかを判定し(ステップ53)、1より大きければ「規則性分布」(ステップ54)、そうでなければ「不規則分布」(ステップ55)と判定する。

[0061]

そして、規則性分布の場合には、

規則性不良混合率=√{(Tmax-1)/(fmax-1)} ···(7)

の算出式により、混合率を求める(ステップ56)。

[0062]

次に、本発明のメモリLSI不良解析装置の第2の実施例について説明する。 図2は、本発明のメモリLSI不良解析装置の第2の実施例の構成を示す図である。図7は、本発明の第2の実施例の処理の流れを示すフローチャートである。

[0063]

図2を参照すると、本発明の第2の実施例において、記憶手段11、データ読み出し手段12、アドレス差算出手段13、ヒストグラム作成手段14、期待値関数算出手段15は、図1に示した前記第1の実施例と同様であり、あらたに規則性不良混合率関数算出手段21を備えている。

[0064]

本発明の第2の実施例は、規則性不良混合率関数算出手段21において、期待値関数T(f)から、規則性不良混合率関数MR(f)を算出する。

[0065]

前記第1の実施例において、規則性不良混合率の算出式は、T(f)が最大となるfのみならず、すべてのfに対しても適用することができる。したがって、T(f)と同様にfの関数とみなすことができ、規則性不良混合率関数MR(f)を、次式(8)によって定義することができる。

[0066]

規則性不良混合率関数 $MR(f) = \sqrt{\{(T(f)-1)/(f-1)\}}$ … (8)

[0067]

以上により、規則性不良混合率関数算出手段21の処理は、図6に示すフローチャートによって説明することができる。

[0068]

すなわち、まず因数 f を選択し(ステップ 6 1)、その f に対する期待値関数 T(f)の値を求め、その値が 1 を超えているか否かを判定する(ステップ 6 2)。

[0069]

1を超えている場合には、不良分布に周期 f の規則性があると判定され(ステップ63)、

規則性不良混合率関数 $MR(f) = \sqrt{\{(T(f)-1)/(f-1)\}}$

の算出式により、MR(f)の値を求める(ステップ64)。

[0070]

一方、T(f)の値が1以下の場合は、不良分布に周期fの規則性はない、と判定され(ステップ65)、規則性不良混合率関数MR(f)=0となる(ステップ66)。

[0071]

そして、最後にすべての f について規則性不良混合率関数MR(f)を求めたかどうかが確認され、完了している場合は一連の処理を終了し、そうでない場合は、ステップ 6 1 に戻る (ステップ 6 7)。

[0072]

次に、本発明のメモリLSI不良解析装置の第3の実施例について説明する。 図3は、本発明のメモリLSI不良解析装置の第3の実施例の構成を示す図であ る。図8は、本発明の第2の実施例の処理の流れを示すフローチャートである。

[0073]

図3を参照すると、本発明の第3の実施例において、記憶手段11、データ読み出し手段12、アドレス差算出手段13、ヒストグラム作成手段14、期待値関数算出手段15は、図1に示した前記第1の実施例と同様であり、あらたにベースライン補正手段31と、規則性不良混合率関数算出手段32と、を備えている。

[0074]

本発明の第3の実施例において、ベースライン補正手段31は、規則性不良混合率関数MR(f)の算出の際のベースラインの補正を行ない、その補正に基づいて、規則性不良混合率関数算出手段32において、規則性不良混合率関数MR(f)を算出する。

[0075]

まず、ベースライン補正手段31について説明する。

[0076]

前記第1、第2の実施例における規則性不良混合率の算出式は、不良数が無限個だった場合に、不規則分布不良の期待値関数T(f)が1になる、すなわち、すべての因数fに対して、T(f)=1となることを前提としている。

[0077]

しかしながら、実際に解析対象となる不良データは当然有限個であるので、より正確に混合率を算出するためには、T(f)=1というベースラインを補正する必要がある。

[0078]

このためには、不良数が有限個だった場合の不規則分布不良に対する期待値関数の値を求めておき、それに応じて、混合率算出式を定義すればよい。

[0079]

以下、不良数有限個の不規則不良に対する期待値関数の値を求める。

[0080]

まず、はじめに、不良数 n 個の不規則分布を座標1からnまでの各座標に不良ビットが存在する状態と仮定する。

[0081]

このとき、

間隔2の不良ペアは、 $(1,3),(2,4),\ldots,(n-2,n)$ のn-2ペア、

間隔3の不良ペアは、(1,4),(2,5),...,(n-3,n)のn-3ペアとなり、

以下同様に、

間隔dの不良ペアは、(1,d+1),(2,d+2),...,(n-d,n)のn-dペア、

間隔fiの不良ペアは、(1,fi+1),(2,fi+2),...,(n-fi,n)のn-fiペア、

となる。

[0082]

ここで、間隔が f の倍数であるような不良ペアの数をカウントすると、それは間隔が、f,2f,3f,...のペアの数の和となるので、k=[n/f](=n/fを超えない最大の整数)と定義すると、

間隔が f の倍数であるペアの数 = $\Sigma_{i=1}^{k}$ (n-fi) = k(2n-fk-f)/2 ... (9)

となる。

[0083]

一方、すべての不良ペアの数は_nC₂の組み合わせ数、すなわちn(n-1)/2である

[0084]

したがって、

周期fの規則性不良割合 $P(f) = \{2/n(n-1)\} \times \{k(2n-fk-f)/2\}$ = k(2n-fk-f)/n (n-1) … (9)

[0085]

よって、

期待値関数T(f) = fP(f) = fk(2n-fk-f)/n(n-1) … (10)

となる。

[0086]

ここで、nが十分大きい場合、

n=fk

とみなせるので、

$$T(f) = n(2n-n-f)/n(n-1)$$
 = $(n-f)/(n-1)$ … (11) を得る。

[0087]

これにより、ベースラインを、図16(a)(補正前、T(f)=1)から、図16 (b)のように、補正することができる。図16(b)は、期待値関数T(f)を、 因数 f について不良個数 n との関係に基づき、上式(11)で補正したものである。

[0088]

規則性不良混合率関数算出手段32においては、上記のベースラインをもとに期待値関数T(f)から、規則性不良混合率関数MR(f)は、以下のように算出される

[0089]

$$MR(f)^{2} = \{T(f) - (n-f) / (n-1)\} / \{f - (n-f) / (n-1)\}$$

$$= \{(n-1)T(f) - n + f\} / n(f-1) \qquad \cdots (12)$$

[0090]

よって、
$$MR(f)=\sqrt{\{((n-1)T(f)-n+f)/(n(f-1))\}}$$
 …(13)

[0091]

ただし、 $T(f)\langle (n-f)/(n-1)$ およびn $\langle f o \rangle$ とき、MR(f)=0 …(14)

[0092]

以上により、規則性不良混合率関数算出手段32の処理は、図7に示すフローチャートにより説明することができる。

[0093]

すなわち、総不良数 n を求め(ステップ 7 1)、次に因数 f を選択し(処理 6 1)、その f に対する期待値関数 T(f) の値を求め、その値が (n-f)/(n-1) 以上で、かつ、不良数 n が因数 f 以上であるかどうかを判定する(ステップ 7 2)。

[0094]

ステップ72の条件を満たしている場合は、不良分布に周期fの規則性がある と判定され(ステップ63)、

規則性不良混合率関数 $MR(f)=\sqrt{\{((n-1)T(f)-n+f)/(n(f-1))\}}$

の算出式により、MR(f)の値を求める(ステップ73)。

[0095]

一方、ステップ72の条件を満たさない場合には、不良分布に周期 f の規則性はない、と判定され(ステップ64)、規則性不良混合率関数MR(f) = 0 となる(ステップ66)。

[0096]

そして、最後に、すべての f について規則性不良混合率関数MR(f)を求めたか 否かが確認され、完了している場合には一連の処理を終了し、そうでない場合に は、処理 6 1 に戻る(ステップ 6 7)。

[0097]

さて、期待値関数T(f)は規則性不良の混合率が変わらなくても、因数 f につれて大きくなる傾向があるが、規則性不良混合率関数MR(f)には、このような性質はないため、不良原因推定のための新たな指標としても活用することができる。

[0098]

例えば図17は、ある不良データについてf=128まで期待値関数T(f)を求め、 それをグラフ化したものである。図17を見ると、f=114のとき期待値関数T(f) は最大値3.7をとるので、一見、周期114の規則性不良がもっとも多く含まれ ているように見える。

[0099]

これに対して、図18は、同じデータについて規則性不良混合率MR(f)を求め、それをグラフ化したものである。図18のグラフを見れば、f=114よりも混合率の高い周期(f=14,19,31,38)の規則性不良が存在することが分かる。

[0100]

【発明の効果】

以上説明したように、従来のLSI不良解析装置では、LSIの開発・試作段

階での利用を想定しており、規則性不良の期待値関数T(f)のみを出力していたのみ対して、本発明によれば、規則性不良の期待値関数から規則性不良混合率関数 MR(f)を算出することができる、という効果を奏する。このため、本発明によれば、例えば半導体装置の量産ラインにおいて、規則性不良の割合が、あらかじめ設定しておいたしきい値を超えた場合にアラームで知らせるといったモニタリング装置として、LSI不良解析装置を運用することができる、という利点を有する。

[0101]

また、因数fに関する期待値関数T(f)の値は規則性不良の混合率が変わらなくても、因数fにつれて大きくなる傾向があるが、期待値不良混合率関数MR(f)はそのようなことがないことから、本発明によれば、規則性不良のうち混合率の高い周期を容易に見出すことができ、不良原因推定のための新たな指標としても活用することができる。

【図面の簡単な説明】

【図1】

本発明の第1の実施例の構成を示すブロック図である。

【図2】

本発明の第2の実施例の構成を示すブロック図である。

【図3】

本発明の第3の実施例の構成を示すブロック図である。

【図4】

本発明の第1の実施例の構成を示すフローチャートである。

【図5】

本発明の第1の実施例の規則性不良混合率算出手段16の処理の流れを示すフローチャートである。

【図6】

本発明の第2の実施例の規則性不良混合率関数算出手段21の処理の流れを示すフローチャートである。

【図7】

本発明の第3の実施例の規則性不良混合率関数算出手段32の処理の流れを示すフローチャートである。

【図8】

本発明の第1の実施例を説明するためにの図であり、周期10の規則性不良を含む不良データの例を示す図である。

【図9】

図8の不良データAの期待値関数T(f)のグラフを示す図である。

【図10】

図8の不良データBの期待値関数T(f)のグラフを示す図である。

【図11】

図8の不良データCの期待値関数T(f)のグラフを示す図である。

【図12】

図8の不良データDの期待値関数T(f)のグラフを示す図である。

【図13】

図8の不良データEの期待値関数T(f)のグラフを示す図である。

【図14】

(Tmax-1)/(fmax-1)と規則性不良数/総不良数の関係を示したグラフを示す図である。

【図15】

(Tmax-1)/(fmax-1)と(規則性不良数/総不良数)の2乗の関係を示したグラフ図である。

【図16】

ベースラインの補正を説明する図である。

【図17】

期待値関数T(f)のグラフの例を示す図である。

【図18】

図17の不良データに対する規則性不良混合率関数MR(f)のグラフを示す図である。

【符号の説明】

特2000-106134

- 11 試験手段
- 12 データ読み出し手段
- 13 アドレス差算出手段
- 14 ヒストグラム算出手段
- 15 期待値関数算出手段
- 16 規則性不良混合率算出手段
- 21 規則性不良混合率関数算出手段
- 31 ベースライン補正手段
- 32 規則性不良混合率関数算出手段
- 41 ビットマップデータ読込み処理
- 42 アドレス差算出処理
- 43 ヒストグラム加算処理
- 44 加算処理終了確認
- 45 期待値関数算出処理
- 4 6 規則性不良混合率算出処理
- 51 期待値関数の最大値Tmax算出処理
- 52 当該因数fmax算出処理
- 53 規則性判断処理
- 54 規則性判定
- 55 不規則性判定
- 56 規則性不良混合率算出処理
- 61 因数選択処理
- 62 規則性判断処理
- 63 規則性判定
- 64 規則性不良混合率関数MR(f)算出処理
- 65 不規則判定
- 66 規則性不良混合率関数MR(f)算出処理
- 67 MR(f)算出終了確認
- 71 不良数算出処理

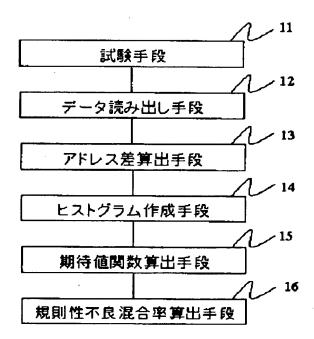
特2000-106134

- 72 規則性判断処理
- 73 規則性不良混合率関数MR(f)算出処理

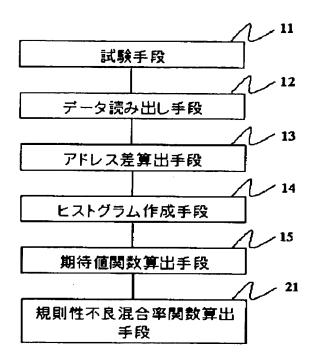
【書類名】

図面

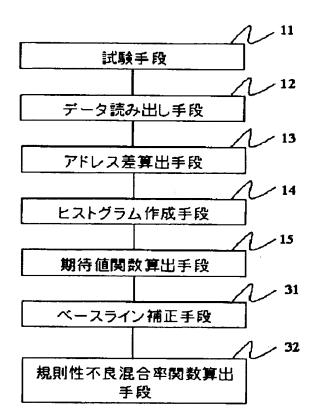
【図1】



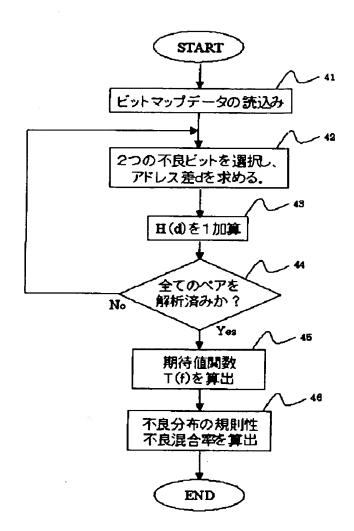
【図2】



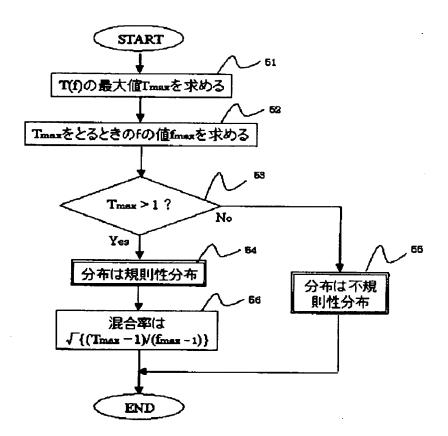
【図3】



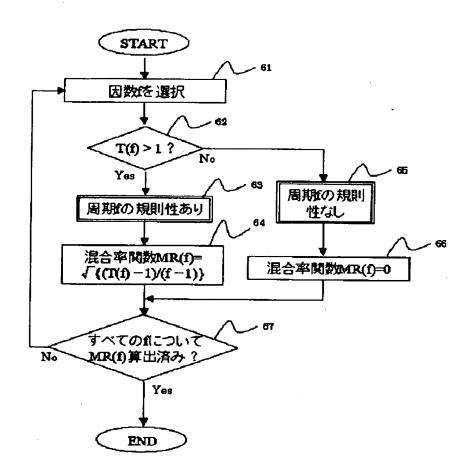
【図4】



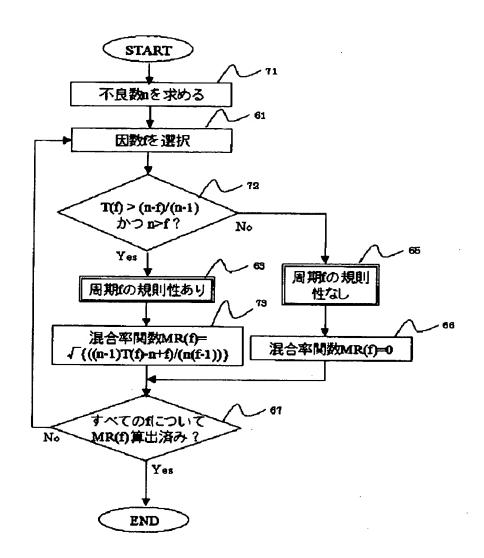
【図5】



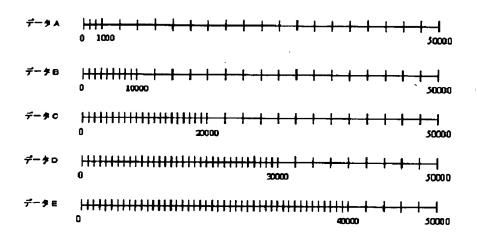
【図6】



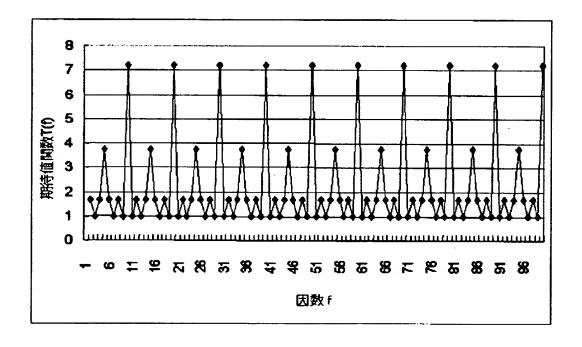
【図7】



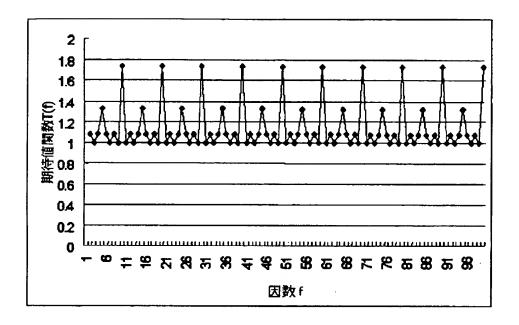
【図8】



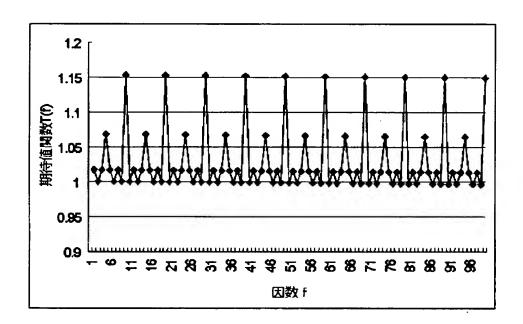
【図9】



【図10】

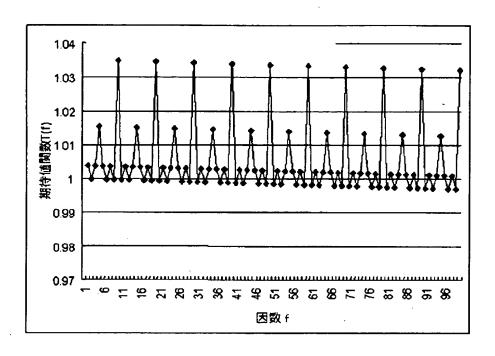


【図11】

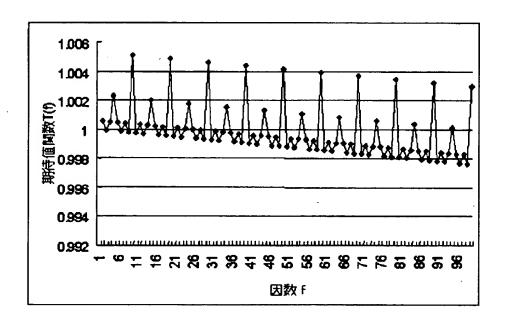


D

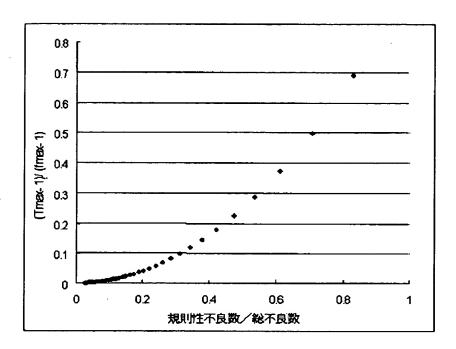
【図12】



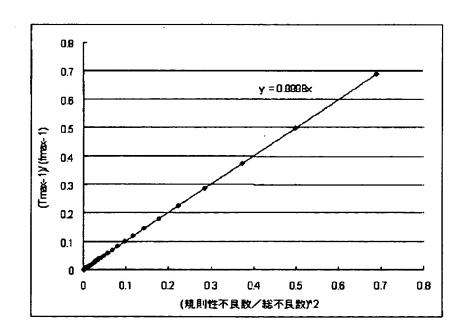
【図13】



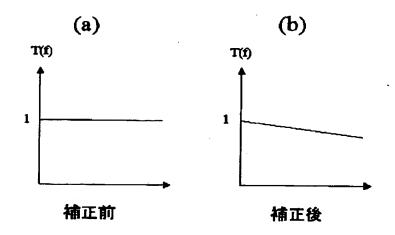
【図14】



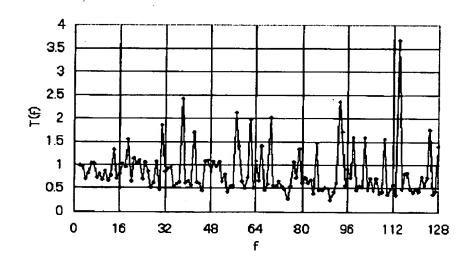
【図15】



【図16】

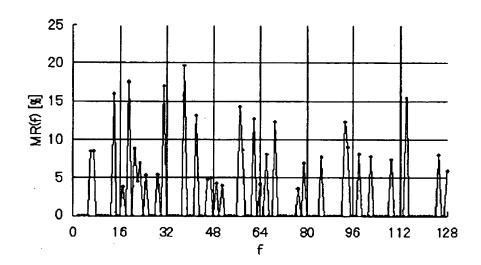


【図17】



1 2

【図18】



【書類名】

要約書

【要約】

【課題】

メモリLSIの不良解析装置を歩留まり低下予測のモニタリング装置として運用を行なう際に、得られた解析結果を自動的に解釈し、規則性分布の周期およびその規則性不良の混合率を算出することで、人手による解析結果解釈の時間の短縮を図る装置、方法、並びに記録媒体の提供。

【解決手段】

まず、不良数算出処理71において不良数を求めておき、因数選択処理61で、因数fを選択する。選択したfについて、その期待値関数T(f)が規則性不良を含むかどうかの判定を規則性判断処理62で行ない、規則性不良を含むと判定された場合(処理63)には、規則性不良混合率関数算出処理73において、不良数n、因数f、期待値関数T(f)の値から規則性不良混合率関数MR(f)を算出する。規則性不良を含まないと判定された場合(処理65)には、規則性不良混合率関数算出処理66において、規則性不良混合率関数MR(f)を0とし、MR(f)算出終了確認67において、すべてのfについてMR(f)を求めたかどうかの確認を行ない、まだ求めていない因数fがある場合は、因数選択処理61に戻る。

【選択図】

図 7

出願人履歴情報

識別番号

[000004237] `

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 東京都港区芝五丁目7番1号

氏 名 日本電気株式会社

出願人履歴情報

識別番号

[000004237]

1. 変更年月日

1990年 8月29日

[変更理由]

新規登録

住 所

東京都港区芝五丁目7番1号

氏 名

日本電気株式会社